

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2002 年 11 月 14 日 (14.11.2002)

PCT

(10) 国際公開番号  
WO 02/091515 A1

(51) 国際特許分類:  
1/202, H05K 9/00, H01G 4/35

H01P 3/06,

(21) 国際出願番号: PCT/JP02/04154

(22) 国際出願日: 2002 年 4 月 25 日 (25.04.2002)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2001-136955 2001 年 5 月 8 日 (08.05.2001) JP

(71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒108-8001 東京都港区芝5丁目7番1号 Tokyo (JP).

芝5丁目7番1号 日本電気株式会社内 Tokyo (JP).  
遠矢 弘和 (TOHYA, Hirokazu) [JP/JP]; 〒108-8001 東京都港区芝5丁目7番1号 日本電気株式会社内 Tokyo (JP). 清水 政行 (SHIMIZU, Masayuki) [JP/JP]; 〒110-0005 東京都台東区上野6丁目16番20号 太陽誘電株式会社内 Tokyo (JP).

(74) 代理人: 山川 政樹 (YAMAKAWA, Masaki); 〒100-0014 東京都千代田区永田町2丁目4番2号 秀和溜池ビル8階 山川国際特許事務所内 Tokyo (JP).

(81) 指定国 (国内): CN, KR, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

添付公開書類:  
— 国際調査報告書

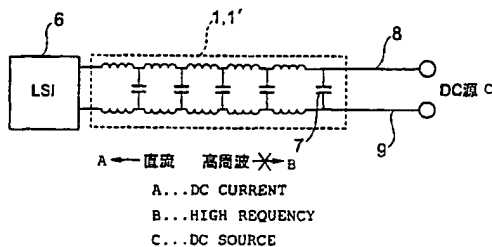
(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 吉田 史郎 (YOSHIDA, Shiro) [JP/JP]; 〒108-8001 東京都港区

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: TRANSMISSION LINE TYPE COMPONENTS

(54) 発明の名称: 伝送線路型コンポーネント



(57) Abstract: Transmission line type components (1, 1'), which form coaxial lines having a very low characteristic impedance by coaxially installing a cylindrical outer conductor made of a conductive material being larger in diameter than an inner conductor so as to cover via a high dielectric insulating material the surface of an inner conductor made of a conductive material, are inserted in series between a power supply line (8) and a ground line (9) connected with a dc source on a printed circuit board and an LSI (6) power supply port, whereby almost the entire high-frequency power supply current generated from the LSI (6) is reflected off the LSI (6) power supply port, and part of the high-frequency power supply current intruding

into the components (1, 1') is consumed and does not reach the external power supply line (8).

[続葉有]

WO 02/091515 A1



---

(57) 要約:

導電性材料による内部導体の表面上を覆うように高誘電率絶縁材を介して内部導体よりも直径の大きな導電性材料による円筒状の外部導体を同軸状に配備することで特性インピーダンスが極めて低値な同軸線路を形成した構成の伝送線路型コンポーネント(1, 1')をプリント回路基板上のDC源に接続された電源供給線(8)及びグランド線(9)とLSI(6)の電源ポートとの間に直列に挿入しているので、LSI(6)から発生する高周波電源電流の殆どをLSI

(6)の電源ポートに反射させ、コンポーネント(1, 1')に侵入する一部の高周波電源電流は誘電損失で消費されて外部の電源供給線(8)に到達しない。

## 明 細 書

## 伝送線路型コンポーネント

## 発明の背景

本発明は、主として半導体スイッチング回路における高周波減結合器（デカップリングコンポーネント、所謂デカップラ）として好適な電子部品であって、高速・高周波回路素子を搭載するデジタル用プリント回路基板や半導体パッケージの電源供給線として搭載される伝送線路型コンポーネントに関する。

従来、LSI（大規模集積回路）等に代表されるような高速・高周波回路素子が搭載されるプリント回路基板は、電磁ノイズを発生し、これに伴って誘発される電磁干渉やEMI（Electromagnetic Interference）が基板を搭載した電子機器自体や或いは他の電子機器に対して誤動作を引き起こすような問題があることはよく知られている。

ここで、電磁ノイズの発生にあって特に大きなウェートを占めるのは、コモンモードと言われる大地面又はグランド面を基準電位として生ずる高周波源に起因するコモンモードノイズと呼ばれる電磁ノイズである。このコモンモードノイズは、推定される発生原因が多岐に亘るばかりでなく、それぞれの発生機構が複雑であり、発生源に近い箇所での有効な対策を図り難いため、通常コモンモードノイズの主たる伝搬線路又は放射アンテナとなるケーブルに対して漏洩防止対策や放射防止対策を施している。

これに対し、高速デジタル回路におけるコモンモードノイズ発生の最たる原因の一つは、最近の研究によりプリント回路基板に搭載される高速・高周波回路素子の高周波電源電流であることが判っている。このような高速・高周波回路素子の高周波電源電流に起因するEMI抑制効果を図るための技術開発も行われており、周知技術としては例えば特開平9-139573号公報に開示された多層プリント基板や特開平11-40915号に開示されたプリント配線板等が挙げられる。

これらの技術は、プリント回路基板に搭載されている高速・高周波回路素子に対する直流電源の供給を途中に高周波時に高いインピーダンスを有するインダクタを挿入した線路によって行ったり、或いは途中に磁性体を挿入した特性インピーダンスの高い線路（以下、デカップリングインダクタと呼ぶ）によって行うと共に、これに合わせて高速・高周波回路素子における電源供給線及びグランド線の間にコンデンサ（以下、バイパスコンデンサと呼ぶ）を接続することにより、高速・高周波回路素子における高速・高周波動作を円滑に行わせつつ、これに伴って発生する高周波電源電流のプリント回路基板全体への拡散を防止できるものとなっている。

図10は、従来のEMI抑制効果を有するデカップリング回路の基本構成（特開平9-139573号公報に開示されたEMI抑制効果の技術的な原理を表わす等価回路）を示したものである。

このデカップリング回路の場合、直流電源10との間で入力側、出力側がそれぞれ電源供給線8、グランド線9により接続されたLSI6において、電源供給線8に対してコイルLによるデカップリングインダクタ22を挿入すると共に、電源供給線8、グランド線9の間に静電容量Cのバイパスコンデンサ19を挿入することにより電源回路として構成されている。

ところが、このようなデカップリング回路（電源回路）を含む上述した高周波電源電流への対策の場合、技術的な観点からは正しくても、実用面では実質的に高速・高周波回路素子の高速・高周波動作に伴って発生する高周波電源電流を考慮しておらず（高周波電源電流の発生やそれを抑制するための技術は全く開示されていない）、実施化に際してはLSI毎にデカップリングインダクタとバイパスコンデンサとのパラメータを設計しなければならない上、市販のコンデンサ特性がLSIの高速化に追従していないために適用化が困難である等、多くの課題を抱えている。

一方、こうした電源回路では多くの課題があるにも拘らず、デジタル回路における高速化を進展させる必要があるため、上述したデカップリング回路（電源回路）に代わり、当面の高周波電源電流の対策を図り得る比較的実用化が容易な技術が研究開発されている。このような技術に関連すると思われる周知技術として、

特願平 11-229525 号で提案されている直流電源供給線路を備えた高誘電体内蔵多層プリント回路基板が挙げられる。

この技術は、プリント回路基板に搭載されている L S I 等のような高速・高周波回路素子にとって理想的な電源形態である広周波数帯域に亘って内部インピーダンスが充分小さい値を有する直流電源が高速・高周波回路素子毎に設けられることにより、高速・高周波回路素子の高速・高周波動作に伴う高周波電源電流を円滑に流し、その結果として信号波形の歪みを抑制することができる上、直流電源の共用により電圧を安定させて高速・高周波回路素子間の相互干渉を排除することができるものである。

図 11 は、従来の E M I 抑制効果を有する直流電源供給線路を備えた高誘電体内蔵多層プリント回路基板の要部構成（特願平 11-229525 号で提案されたもの）を示した平面図である。

この高誘電体内蔵多層プリント回路基板の場合、隅部に配備された一つの直流電源 10 に対して 7 個の L S I 6 h ~ 6 n をそれぞれ異なる導線性パターンにより形成された 7 本の電源供給線 8 o ~ 8 u により接続すると共に、各 L S I 6 h ~ 6 n に対してそれぞれ表面実装されて接地された 7 個のバイパスコンデンサ 19 a ~ 19 g を接続して構成されている。

図 12 は、この高誘電体内蔵多層プリント回路基板における要部の基本構造を示した側面断面図である。

この高誘電体内蔵多層プリント回路基板では、電源供給線 8 を成す電源供給層が高誘電率絶縁材 4 による高誘電率絶縁材層を介在してグラウンド線 9 を成すグラウンドプレーン層により両側から挟まれた部分と、更にこの部分がプリプレグ絶縁層 21 を介在して信号層 20 により両側から挟まれた構造としたものであり、インピーダンスの低い線路構造を具現している。

この高誘電体内蔵多層プリント回路基板の場合も、高速・高周波回路素子の高速・高周波動作に伴って発生する高周波電源電流やそれを抑制するための技術が開示されていない上、デカップリングインダクタやバイパスコンデンサの高周波特性が不十分であるとみなせるが、それでも高周波電源電流の影響を回避するために実用的に容易に採用できるもので、L S I 6 h ~ 6 n のタイプや使用条件に

大きく依存せず、LSI 6h~6nの高速・高周波動作を可能にさせる電源供給線 80~8uを備えた点を特色としている。

上述したEMI抑制効果を有するデカップリング回路や直流電源供給線路を備えた高誘電体内蔵多層プリント回路基板の場合、デカップリング回路に導入されているバイパスコンデンサは、LSI等の高速・高周波回路素子における高速・高周波化に比べて材料技術や構造技術での向上がかなり立ち遅れていることにより特性的に問題があり、高誘電体内蔵多層プリント回路基板に用いられている高誘電率絶縁材料は、通常ガラスエポキシ樹脂を主成分とするプリント回路基板のプリプレグ絶縁材に対して部分的に使用する必要があつて、現状のプリント回路基板の製造プロセスに対して大きな変更を伴うことにより実用化のために相当の長い年月を要してしまうという難点があり、何れの場合も高速・高周波回路素子における高速・高周波動作時に発生する高周波電源電流の影響を容易にして適確に回避できないものとなっている。

バイパスコンデンサの特性的な問題を具体的に説明すれば、例えば最近のパーソナルコンピュータに使用されているCPUのスイッチング周波数は1GHzを超過するまでに高まっており、このような高速スイッチングを可能とするためのLSIの電源電流には数GHz以上の高次高調波が含まれるが、現在のコンデンサ技術でバイパスコンデンサとして多く用いられる0.1μF程度のコンデンサの共振周波数は数十MHz以下であつて、しかもコンデンサの電極パターンやリード線等によるインダクタンス成分が容量成分に直列に存在する（等価直列インダクタンスESLを有する）ため、キャパシタンスとの関係で決まる直列共振周波数以上、即ち、数十MHzを越える周波数ではインダクタとして振る舞うことになり、基本性能が損われてしまう。今後のデジタル回路の高速化を可能とするため、バイパスコンデンサにおける高周波化や広周波数帯域での低インピーダンス化は必須な課題となるが、近い将来に共振周波数がGHzを越えると共に、広周波数帯域で低インピーダンスを示す特性を有する大容量で小型の構成のものが実用的に製品開発された上、市場で入手可能になる見込みは極めて少ない。

本発明は、このような問題点を解決すべくなされたもので、その技術的課題は、高速・高周波回路素子における高速・高周波動作時に発生する高周波電源電流の影響を容易にして適確に回避できる低インピーダンスな伝送線路型コンポーネントを提供することにある。

又、本発明の他の技術的課題は、半導体LSIの高周波電源電流による共通モードノイズ発生を抑制し得るEMI抑制効果を有する直流電源供給線路構造の伝送線路型コンポーネントを提供することにある。

本発明によれば、導電性材料から成る一軸方向に延びた円柱状又は円筒状の内部導体の表面上を覆うように絶縁材を介して該内部導体よりも直径の大きな導電性材料から成る円筒状の外部導体を同軸状に配備することで同軸線路を形成して構成されると共に、該同軸線路の特性インピーダンスが $100\text{ m}\Omega$ 以下の低値である伝送線路型コンポーネントが得られる。

又、本発明によれば、上記伝送線路型コンポーネントにおいて、内部導体は、絶縁材により覆われた箇所を第1の部分とし、且つ該第1の部分から該絶縁材の端部を覆って外部導体側へ延びた第2の部分、及び該外部導体と同じ直径で該第2の部分から該外部導体側に近接するように延在する第3の部分を一体的に形成して成る伝送線路型コンポーネントが得られる。

更に、本発明によれば、上記何れかの伝送線路型コンポーネントにおいて、外部導体表面における対向する局部には、表面積を大きくするために電流伝播の様な連続性が保たれるような形状で凹凸化処理が施された伝送線路型コンポーネントが得られる。

加えて、本発明によれば、上記伝送線路型コンポーネントにおいて、外部導体表面における対向する局部は、凹凸化処理により形成された凹部で絶縁材が露呈されている伝送線路型コンポーネントが得られる。

加えて、本発明によれば、上記伝送線路型コンポーネントにおいて、外部導体表面における対向する局部は、電極端子となる伝送線路型コンポーネントが得られる。

一方、本発明によれば、上記何れか一つの伝送線路型コンポーネントにおいて、絶縁材は、薄い中間層として構成されている伝送線路型コンポーネントが得られ

る。この伝送線路型コンポーネントにおいて、絶縁材は、広周波数帯域で高誘電率を示すこと、更に絶縁材は、周波数1MHzで比誘電率100以上であることはそれぞれ好ましい。

他方、本発明によれば、上記何れか一つの伝送線路型コンポーネントにおいて、絶縁材は、広周波数帯域で大きな誘電体損失を示す伝送線路型コンポーネントが得られる。この伝送線路型コンポーネントにおいて、絶縁材は、使用周波数に対する伝送損失の特性中にある勾配を示す $\tan \delta$ が1%以上であることは好ましい。

又、本発明によれば、上記何れか一つの伝送線路型コンポーネントにおいて、前記同軸状に配備された内部導体及び外部導体の誘電体による波長圧縮効果を含む等価長は、印加される電磁波の波長の $1/4$ よりも充分長い伝送線路型コンポーネントが得られる。

更に、本発明によれば、上記何れか一つの伝送線路型コンポーネントにおいて、同軸状に配備された内部導体及び外部導体の電気抵抗値は、半導体スイッチング回路に供給する直流電源電流を十分に流し得る $100\text{ m}\Omega$ 以下である伝送線路型コンポーネントが得られる。

又、本発明によれば、上記何れか一つの伝送線路型コンポーネントにおいて、半導体スイッチング回路の直流電源分配回路に結合される高周波減結合器として使用された伝送線路型コンポーネントが得られる。

又、本発明によれば、上記何れか一つの伝送線路型コンポーネントにおいて、プリント回路基板の電源供給線に直列に挿入される伝送線路型コンポーネントが得られる。

#### 図面の簡単な説明

図1は、本発明の一実施例に係る伝送線路型コンポーネントの基本構成を示したもので、(a)は外觀斜視図に関するもの、(b)は側面断面図に関するもの、(c)は(b)のA-A'線方向における端面に平行な断面図に関するものである。

図2は、本発明の他の実施例に係る伝送線路型コンポーネントの基本構成を示



したもので、(a)は外観斜視図に関するもの、(b)は側面断面図に関するもの、(c)は(b)のA-A'線方向における端面に平行な断面図に関するものである。

図3は、図1又は図2に示す伝送線路型コンポーネントの作製に適用される従来の円筒型コンデンサの外観構成を示したもので、(a)は側面図に関するもの、(b)は端面方向での平面図に関するものである。

図4は、図1又は図2に示す伝送線路型コンポーネントをプリント回路基板に搭載して構成されるEMI抑制効果を有するデカップリング回路の等価回路図である。

図5は、図1又は図2に示す伝送線路型コンポーネントの何れかを選定した上でLSIが搭載される多層構造のプリント回路基板へ搭載して電源供給線により配線接続した場合の電源層局部における配線構造要部の一例を示した平面図である。

図6は、図1又は図2に示す伝送線路型コンポーネントの何れかを選定した上でLSIが搭載される多層構造のプリント回路基板へ搭載して電源供給線により配線接続した場合の電源層局部における配線構造要部の他例を示した平面図である。

図7は、図2に示す伝送線路型コンポーネントを半導体パッケージ内部に搭載した場合の様子を示したもので、(a)は上面方向からの平面図に関するもの、(b)は(a)のA-A'線方向における一部(要部)を抜粋して示した側面断面図に関するものである。

図8は、図2に示す伝送線路型コンポーネントを比誘電率が異なる材料を用いて試作した3種類の試作品の伝送特性を従来のバイパスコンデンサとして用いられる静電容量が異なる2種類の積層チップコンデンサのものと比較して周波数に対する伝送損失の関係で示したものである。

図9は、図2に示す伝送線路型コンポーネントの全長を短くして試作した試作品の伝送特性を同じ比誘電率の図8に示した全長の試作品、並びに従来のバイパスコンデンサとして用いられる静電容量が100000pFの積層チップコンデンサのものと比較して周波数に対する伝送損失の関係で示したものである。

図10は、従来のEMI抑制効果を有するデカップリング回路の基本構成を示したものである。

図11は、従来のEMI抑制効果を有する直流電源供給線路を備えた高誘電体内蔵多層プリント回路基板の要部構成を示した平面図である。

図12は、図11に示す高誘電体内蔵多層プリント回路基板における要部の基本構造を示した側面断面図である。

#### 実施例の詳細な説明

以下に実施例を挙げ、本発明の伝送線路型コンポーネントについて、図面を参照して詳細に説明する。

図1は、本発明の一実施例に係る伝送線路型コンポーネント1の基本構成を示したもので、同図(a)は外観斜視図に関するもの、同図(b)は側面断面図に関するもの、同図(c)は同図(b)のA-A'線方向における端面に平行な断面図に関するものである。

この伝送線路型コンポーネント1は、プリント回路基板搭載用であり、半導体スイッチング回路の直流電源分配回路に結合される高周波減結合器(デカップラ)として好適なもので、導電性材料から成る一軸方向に延びた円筒状の内部導体としての信号導体2の表面上を覆うように高誘電率絶縁材4を介して信号導体2よりも直径の大きな導電性材料から成る円筒状の外部導体としてのグランド導体3を同軸状に配備することで同軸線路を形成して構成されると共に、同軸線路の特性インピーダンスが $100\text{ m}\Omega$ 以下の低値として構成されている。

このうち、信号導体2は、高誘電率絶縁材4により覆われた箇所を第1の部分とし、且つ第1の部分から高誘電率絶縁材4の端部を覆ってグランド導体3側へ延びた第2の部分、及びグランド導体3と同じ直径で第2の部分からグランド導体3側に近接するように延在する第3の部分を一体的に形成して構成されている。但し、信号導体2及びグランド導体3に関して、外観上の構成により外部に露呈している導体部分を外部導体とみなせば、ここでのグランド導体3と信号導体2における第2の部分及び第3の部分とによる3つの部分が外部導体となり、これらの外部導体のうちの信号導体2における第2の部分が内部導体となる第1の部

分と電氣的に接続された構成として説明することもできる。

このように、外部導体が3つの部分の部分に分離されてプリント回路基板への搭載用電極を形成すると共に、両端部のものが端部を経由して内部導体と電氣に接続される構成とすれば、プリント回路基板上の半導体スイッチング回路の直流電源分配回路に高周波減結合器（デカップラ）として容易に直列に搭載することができる。

何れにしても、この伝送線路型コンポーネント1の場合、グランド導体3表面における対向する局部には、表面積を大きくするために電流伝播の様な連続性が保たれるような形状で凹凸化処理が施されて形成された凹部で高誘電率絶縁材4が露呈されており、これによってプリント回路基板へ実装するための電極である電極端子5が形成されている。

このように、グランド導体3の表面積を大きくすれば、結果として同軸線路長を長くすることになるため、コンポーネントの電流伝播の様な連続性が保たれる。凹凸化処理は、エッチング等による施すことができる。因みに、電流伝播の様な連続性とは、凹凸処理により伝播路での反射等が引き起こされず、電流が一定のモードで伝わることを意味する。

又、高誘電率絶縁材4は、十分に薄い中間層として構成されて広周波数帯域で高誘電率及び大きな誘電体損失を示すもので、周波数1MHzで比誘電率100以上であると共に、使用周波数に対する伝送損失の特性中にある勾配を示す $\tan \delta$ が1%以上であるとする。

このように、高誘電率絶縁材4を電源供給配線の特性インピーダンスを低くするために薄くし、且つ広周波数帯域で高誘電率及び大きな誘電体損失を示すものとすれば、更に伝送線路の特性インピーダンスを低くすることができ、半導体スイッチング回路からの高周波電源電流をコンポーネント内部で誘電損失させ、外部に洩れ出ないようにすることができるので、この場合は線路利用に特有の終端処理が不要となる。又、プリント回路基板の直流電源に対する電源供給線のインピーダンスを伝送線路型コンポーネント1の特性インピーダンスに比べて非常に高い値を有するように設計すれば、インピーダンスの差により高周波電源電流の透過率を低減させることができ、この結果として高周波電源電流がプリント回路

基板上の他の回路（LSI）や外部コネクタに結合して接続ケーブルにコモンモード電流として漏出することを防止することが可能となる。

更に、同軸状に配備された信号導体2及びグランド導体3における誘電体による波長圧縮効果を含む等価長は、印加される電磁波の波長の $1/4$ よりも充分長いものとし、信号導体2及びグランド導体3における電気抵抗値は、半導体スイッチング回路に供給する直流電源電流を十分に流し得る $100\text{ m}\Omega$ 以下であるとする。

このように、信号導体2及びグランド導体3の誘電体による波長圧縮効果を含む等価長を印加される電磁波の波長の $1/4$ よりも充分長い値とすると共に、広周波数帯域に亘って特性インピーダンスを $100\text{ m}\Omega$ 以下の充分小さな値とすれば、プリント回路基板に搭載されるLSI等のような高速・高周波回路素子にとっての理想的な直流電源の形態となる。

このような構成の伝送線路型コンポーネント1は、プリント回路基板の電源供給線に直列に挿入することが有効である。その理由は、高速・高周波回路素子であるLSI側の配線長が集中定数として取り扱えるように高周波電源電流の波長よりも充分に小さく設計されていない場合に並列挿入とすると、LSIを励振源とする高周波電源電流の殆どが特性インピーダンスの充分小さいコンポーネント部品のLSI側接続端で反射してしまい、逆に、これに比べて特性インピーダンスが高い電源供給線に大部分の高周波電源電流が流れ出る可能性があるためである。直列挿入を前提にしているため、上述したように信号導体2及びグランド導体3の電気抵抗は、半導体スイッチング回路に供給する直流電源電流を充分流し得ることが可能な $100\text{ m}\Omega$ 以下の充分低い値とする必要がある。

又、この伝送線路型コンポーネント1を搭載するプリント回路基板の電源供給回路は、LSIから伝送線路型コンポーネント1のLSI側ポートまで集中定数として見える充分短い配線で接続され、伝送線路型コンポーネント1の反対側ポート（直流電源側）は全面平板のプレーン構造となっている。

このような構造の意味するところは、LSIからの高周波電源電流が伝送線路型コンポーネント1のLSI側ポートで反射し、その分が伝送線路型コンポーネント1内部に入り込まないようにするためであり、或る一部分が伝送線路型コン

ポーネント1内部に入り込んでも誘電損失により損失してしまい、伝送線路型コンポーネント1外部には洩れないようにすることが狙いである。仮に、伝送線路型コンポーネント1の誘電損失が不十分である場合には、直流電源の受電部から適当な規模の回路単位毎に充分長い独立し、直流電圧降下の小さい線路構造で構成されていることが好ましい。

ところで、伝送線路型コンポーネント1を低インピーダンスな線路構造とする理由は、プリント回路基板に搭載されているLSI等のような高速・高周波回路素子にとっての理想的な直流電源の形態が広周波数帯域に亘って内部インピーダンスが充分小さい値を有し、そのような電源が高速・高周波回路素子毎に設けられる構成にあって、これによって高速・高周波回路素子の高速・高周波動作に伴う高周波電源電流を円滑に流し、その結果として信号波形の歪みを抑制することができる上、直流電源を共用することで電圧を安定させて高速・高周波回路素子間の相互干渉を排除することができるためである。

ここで、電源の独立設置は回路部品数が増大し、機器のコストやサイズを大きくする上、故障率を高めるといった問題があるため現実的ではないので、特に事情がない限り比較的小規模の電子機器においては同一電圧を印加するための電源は一つに集約し、例えばプリント回路基板用の直流電源はプリント回路基板と独立したユニットで発生させ、高周波についての配慮が払われていない電線によって供給するのが普通となっている。

そこで、伝送線路型コンポーネント1をプリント回路基板の電源供給線に直列に挿入すれば、プリント回路基板に供給される直流電源をプリント回路基板内で理想に近い形態で高速・高周波回路素子に供給することができる。

尚、上述した伝送線路型コンポーネント1では、内部導体としての信号導体2（上述した第1の部分）を円筒状の形状として説明したが、この部分を円柱状としても良い。又、上述した伝送線路型コンポーネント1は、プリント回路基板に搭載する場合を説明したが、このようなコンポーネントを一層小型化して半導体パッケージ内電源分配回路のリードに搭載することも可能である。この場合、高周波電源電流源により近い場所にコンポーネントを搭載すれば一層効果が期待でき、プリント回路基板の電源層の構造を従来の多層構造のものを適用することに

より、上述したプリント回路基板搭載用の電極構造を一層簡素な構成のものにできる。

図2は、本発明の他の実施例に係る伝送線路型コンポーネント1'の基本構成を示したもので、同図(a)は外観斜視図に関するもの、同図(b)は側面断面図に関するもの、同図(c)は同図(b)のA-A'線方向における端面に平行な断面図に関するものである。

この伝送線路型コンポーネント1'の場合も、半導体パッケージ搭載用のものであり、半導体スイッチング回路の直流電源分配回路に結合される高周波減結合器(デカップラ)として好適なもの(直接LSI等における電源リードやグランドリードに対して接続される)で、導電性材料から成る一軸方向に延びた円筒状の内部導体としての信号導体2'の表面上を覆うように高誘電率絶縁材4'を介して信号導体2'よりも直径の大きな導電性材料から成る円筒状の外部導体としてのグランド導体3'を同軸状に配備することで同軸線路を形成して構成されると共に、同軸線路の特性インピーダンスが100mΩ以下の低値として構成されている。

この伝送線路型コンポーネント1'の場合、図1(a)～(c)で説明した一実施例の伝送線路型コンポーネント1と比較すれば、外部導体を凹凸処理して形成された電極端子5を持たず、外部導体が分離された構造でなく、各部が同軸状に順次配備されただけのシンプルな構造となっている。

この伝送線路型コンポーネント1'においても、高誘電率絶縁材4'は、十分に薄い中間層として構成されて広周波数帯域で高誘電率及び大きな誘電体損失を示すもので、周波数1MHzで比誘電率100以上であると共に、使用周波数に対する伝送損失の特性中にある勾配を示す $\tan \delta$ が1%以上であるとし、同軸状に配備された信号導体2'及びグランド導体3'における誘電体による波長圧縮効果を含む等価長は、印加される電磁波の波長の1/4よりも充分長いものとし、信号導体2'及びグランド導体3'における電気抵抗値は、半導体スイッチング回路に供給する直流電源電流を十分に流し得る100mΩ以下であるとする。尚、この伝送線路型コンポーネント1'の場合も、内部導体としての信号導体2'を円筒状の形状として説明したが、この部分を円柱状の形状として構成

しても良い。

ところで、上述した伝送線路型コンポーネント1, 1' は、従来のテレビ、チューナ、携帯電話等の高周波用途のために使用されている円筒型コンデンサの製造プロセス技術を適用することで容易に作製することができる。

図3は、伝送線路型コンポーネント1, 1' の作製に適用される従来の円筒型コンデンサの外観構成を示したもので、同図(a)は側面図に関するもの、同図(b)は端面方向での平面図に関するものである。

この円筒型コンデンサは、一軸方向に延びた導電性材料から成る円柱状の電極端子18の表面の両端部及びその近傍の外周側面局部を除く外周側面の全体に電極端子18よりも直径の大きな円筒状となるように樹脂コート17を同軸状に配備して構成されている。ここでは、電極端子18の一軸方向における長さLが約2.0mm、電極端子18の一軸方向両側における露呈部分の幅Wが約0.3mm、樹脂コート17の直径 $\phi D$ が約1.25mmである場合を例示できる。

何れにしても、伝送線路型コンポーネント1, 1' は、伝送線路の特性インピーダンス $Z_0$ を高周波の広周波数帯域で充分低くするために、図1(a)～(c)や図2(a)～(c)に示したようにマイクロ波等の通信機器で用いられる同軸線路構造としており、これによって伝送線路からの漏洩電磁界も抑制される。

図4は、上述した伝送線路型コンポーネント1, 1' をプリント回路基板に搭載して構成されるEMI抑制効果を有するデカップリング回路の等価回路図である。

このデカップリング回路では、伝送線路型コンポーネント1, 1' をプリント回路基板上の直流電源(DC源)に接続された電源供給線8及びグランド線9とLSI6の電源ポートとの間に直列に挿入することにより、LSI6が高速スイッチング動作により発生する高周波電源電流の殆どをLSI6の電源ポートに反射させ、且つ伝送線路型コンポーネント1, 1' に侵入する一部の高周波電源電流を誘電損失で消費させることで終端コンデンサ7よりも外部のプリント回路基板の電源供給線8にまで到達させない機能を有するものとなるが、直流電源(DC源)からの直流電流はそのまま通過されてLSI6へ供給される。

因みに、図10で説明した従来のデカップリング回路におけるバイパスコンデンサ19の搭載は、電源供給線8及びグランド線9の間に電源供給線8に対して並列に挿入しているが、伝送線路型コンポーネント1, 1'をプリント回路基板へ搭載する場合には図4に示したように電源供給線8及びグランド線9とLSI6の電源ポートとの間に直列に挿入している。このような構成とすれば、仮にLSI6及び伝送線路型コンポーネント1, 1'における入力端の配線長が集中定数として取り扱えるように高周波電流の波長よりも十分に小さく設計されていない場合でも、LSI6を励振源とする高周波電源電流の殆どが特性インピーダンスの充分小さい伝送線路型コンポーネント1, 1'のLSI6側接続端で反射され、これとは逆に比較的特性インピーダンスが高い電源分配線路に大部分の高周波電源電流が流れ出るような問題を解消することができる。

図5は、上述した伝送線路型コンポーネント1, 1'の何れかを複数個（総計7個）の伝送線路型コンポーネント1a～1gとして選定した上で複数個（総計7個）のLSI6a～6gが搭載される多層構造のプリント回路基板へ搭載して複数本（総計7本）の電源供給線8a～8gにより配線接続した場合の電源層局部における配線構造の一例を示した平面図である。

ここでの多層構造のプリント回路基板における電源層は、各LSI6a～6gの電源端子から各伝送線路型コンポーネント1a～1gの各LSI6a～6g側のポートまでが配線化されて各電源供給線8a～8gが配設されており、各伝送線路型コンポーネント1a～1gにおける直流電源10側の反対側ポートから直流電源10までが電源平板（プレーン）8'となっていることを示している。

この多層構造のプリント回路基板では、各LSI6a～6gからの高周波電源電流が各伝送線路型コンポーネント1a～1g内部で全て誘電損失により消滅されるため、外部に洩れ出ない。

しかしながら、この構成によっても各伝送線路型コンポーネント1a～1g内部での誘電損失が不十分である場合、若干の高周波電源電流が各伝送線路型コンポーネント1a～1g外部に洩れ出す可能性もあり得る。

図6は、上述した伝送線路型コンポーネント1, 1'の何れかを複数個（総計7個）の伝送線路型コンポーネント1a～1gとして選定した上で複数個（総計



7個)のLSI 6a~6gが搭載される多層構造のプリント回路基板へ搭載して複数本(総計7本)の電源供給線8a~8gにより配線接続した場合の電源層局部における配線構造の一例を示した平面図である。

ここでの多層構造のプリント回路基板における電源層は、直流電源10から各伝送線路型コンポーネント1a~1gの直流電源側のポートまでが1対1で配線化されて各電源供給線8h~8nが配設されていることにより、理想的な直流電源10を見かけ上個別に提供しつつ、洩れ出た高周波電源電流の他回路(各LSI 6a~6g)への廻り込みを防止することができる。

図7は、上述した伝送線路型コンポーネント1'を複数個(総計8個)の伝送線路型コンポーネント1h~1oとして選定した上で半導体パッケージ内部に搭載した場合の様子を示したもので、同図(a)は上面方向からの平面図に関するもの、同図(b)は同図(a)のA-A'線方向における一部(要部)を抜粋して示した側面断面図に関するものである。

この半導体パッケージは、パッケージ本体の周縁部に隣接されるか、或いはほぼ隣接して総計8箇所に対で設けられた電源端子16a、グラウンド端子16bに接続された電源供給リード線、グラウンドリード線に総計8個の伝送線路型コンポーネント1h~1oが直接的に接続され、これらの各電源供給リード線、各グラウンドリード線の先端側やパッケージ本体の周縁部のその他の部分の端子に接続された複数の信号リード線の先端側に接続された複数のリード15とアイランド14上に搭載されたペレット11の周縁部に設けられた複数のボンディングパッド12とをそれぞれ複数のボンディングワイヤ13で接続して構成されており、高周波電源電流源に一層近い位置に各伝送線路型コンポーネント1h~1oを配備して高周波電源電流を対策している。

図8は、上述した伝送線路型コンポーネント1'を全長(線路長)約100mmとし、比誘電率 $\epsilon_r$ がそれぞれ150, 3500, 10000と異なる材料を用いて試作した3種類の試作品の伝送特性(所謂S21特性と呼ばれるもの)を従来のバイパスコンデンサとして用いられる静電容量がそれぞれ1000pF, 100000pFと異なる2種類の積層チップコンデンサのものと比較して周波数(MHz)に対する伝送損失(dB)の関係で示したものである。但し、ここ

での伝送特性は、何れもネットワークアナライザ（HP 8753D）を用いて測定した結果である。

図8からは、各試作品は、何れも各積層チップコンデンサと比べて広周波数帯域で伝送損失が非常に大きくなっていること、即ち、換言すれば低周波数から高周波数までのインピーダンスが非常に小さくなることが判る。又、各試作品の場合、比誘電率 $\epsilon_r$ が高いもの程、伝送損失が顕著に大きくなっており、特に比誘電率 $\epsilon_r = 10000$ のものでは約100MHzで3桁もインピーダンスが小さくなっていることが判る。

各試作品は、何れも全長約100mmであり、プリント回路基板に直接搭載することは困難であるが、伝送線路型コンポーネント1'の容量を小さくするために高誘電率絶縁材4'の厚さを薄くするか、或いは周波数特性の良い高誘電率な材料を用いれば、同じ伝送特性を有する上で全長を短くするように構成することが可能である。又、ここでの伝送特性は、低い周波数からの特性を示しているが、伝送線路型コンポーネント1'を例えば100MHz以上の高速LSI対応部品として位置付け（適用周波数下限を数MHzから100MHzとする）、高誘電率の材料の波長圧縮効果を考慮すれば、全長を実用的な長さまで短くすることが可能である。

このような観点より、プリント回路基板への搭載に適用可能な程度まで全長を短くした全長5.4mmの試作品を作製した。

図9は、上述した伝送線路型コンポーネント1'を全長（線路長）5.4mmと短くして比誘電率 $\epsilon_r = 10000$ として試作した試作品の伝送特性（所謂S21特性と呼ばれるもの）を図8に示した全長（線路長）100mmで同じ比誘電率 $\epsilon_r = 10000$ の試作品、並びに従来のバイパスコンデンサとして用いられる静電容量が100000pFの積層チップコンデンサのものと比較して周波数（MHz）に対する伝送損失（dB）の関係で示したものである。但し、ここでの伝送特性も、何れもネットワークアナライザ（HP 8753D）を用いて測定した結果である。

図9からは、全長が短い試作品は、全長を一定長（そのまま）とした試作品と比べ、全長（線路長）が短くなった分、誘電損失も小さくなって伝送損失が小さ

い線路として構成され、100MHzを下限周波数とすると線路の特性インピーダンスが約2桁小さくなることが判る。

何れにしても、上述した伝送線路型コンポーネント1、1'とこれらを搭載するプリント回路基板や半導体パッケージを上述した構成とすることにより、LSI等の高速・高周波回路素子に対して理想的な直流電源を見かけ上個別に提供できるため、高速・高周波回路素子から高速スイッチング動作により発生する高周波電源電流を伝送線路型コンポーネント1、1'内部で誘電損失させ、電源供給線8及び信号線との電磁結合とプリント回路基板の電源供給線8から装置内の電源供給ケーブルへの高周波電源電流の流出とを抑制することが可能となる。これにより、プリント回路基板に搭載される高速・高周波回路素子の高速・高周波動作を促進しつつ、デジタル機器に代表される高速・高周波電子機器からの電磁放射を抑制して十分なEMI抑制効果を持ち、又外部からの電氣的又は電磁氣的な外乱への耐久性を高めることができる。

以上に説明したように、上述した実施例によれば、導電性材料から成る内部導体の表面上を覆うように高誘電率絶縁材を介して内部導体よりも直径の大きな導電性材料から成る円筒状の外部導体を同軸状に配備することで特性インピーダンスが極めて低値な同軸線路を形成した構成とし、これをプリント回路基板の電源供給線とLSI等の高速・高周波回路素子の電源ポートとの間に直列に挿入することにより、プリント回路基板に搭載される高速・高周波回路素子毎に個別に低インピーダンスの独立した電源を設ける場合と同様な状態で直流電源を供給でき、しかも高速・高周波回路素子から高速スイッチング動作により発生する高周波電源電流を伝送線路型コンポーネント内部で誘電損失させ、電源供給線及び信号線との電磁結合とプリント回路基板の電源供給線から装置内の電源供給ケーブルへの高周波電源電流の流出とを抑制することが可能になるので、この結果としてプリント回路基板に搭載される高速・高周波回路素子の高速・高周波動作を促進しつつ、デジタル機器に代表される高速・高周波電子機器からの電磁放射を抑制して十分なEMI抑制効果を持ち、又外部からの電氣的又は電磁氣的な外乱への耐久性を高めることができるようになる。即ち、この伝送線路型コンポーネントは、高速・高周波回路素子における高速・高周波動作時に発生する高周波電源電流の

影響を容易にして適確に回避できる低インピーダンスなものであるため、特に高周波電源電流源である半導体パッケージ内部に搭載すれば、一層高い効果が得られるようになる。

以上のように、本発明にかかる伝送線路型コンポーネント 1, 1' は、例えばプリント半導体スイッチング回路の直流電源分配回路に結合される高周波減結合器（デカップラ）として好適なものである。

## 請 求 の 範 囲

1. 導電性材料から成る一軸方向に延びた円柱状又は円筒状の内部導体の表面上を覆うように絶縁材を介して該内部導体よりも直径の大きな導電性材料から成る円筒状の外部導体を同軸状に配備することで同軸線路を形成して構成されると共に、該同軸線路の特性インピーダンスが $100\text{ m}\Omega$ 以下の低値であることを特徴とする伝送線路型コンポーネント。
2. 請求の範囲第1項記載の伝送線路型コンポーネントにおいて、前記内部導体は、前記絶縁材により覆われた箇所を第1の部分とし、且つ該第1の部分から該絶縁材の端部を覆って前記外部導体側へ延びた第2の部分、及び該外部導体と同じ直径で該第2の部分から該外部導体側に近接するように延在する第3の部分を一体的に形成して成ることを特徴とする伝送線路型コンポーネント。
3. 請求の範囲第2項記載の伝送線路型コンポーネントにおいて、前記外部導体表面における対向する局部には、表面積を大きくするために電流伝播の様な連続性が保たれるような形状で凹凸化処理が施されたことを特徴とする伝送線路型コンポーネント。
4. 請求の範囲第3項記載の伝送線路型コンポーネントにおいて、前記外部導体表面における対向する局部は、前記凹凸化処理により形成された凹部で前記絶縁材が露呈されていることを特徴とする伝送線路型コンポーネント。
5. 請求の範囲第4項記載の伝送線路型コンポーネントにおいて、前記外部導体表面における対向する局部は、電極端子となることを特徴とする伝送線路型コンポーネント。
6. 請求の範囲第1項記載の伝送線路型コンポーネントにおいて、前記絶縁材は、

薄い中間層として構成されていることを特徴とする伝送線路型コンポーネント。

7. 請求の範囲第6項記載の伝送線路型コンポーネントにおいて、前記絶縁材は、広周波数帯域で高誘電率を示すことを特徴とする伝送線路型コンポーネント。

8. 請求の範囲第7項記載の伝送線路型コンポーネントにおいて、前記絶縁材は、周波数1MHzで比誘電率100以上であることを特徴とする伝送線路型コンポーネント。

9. 請求の範囲第6項記載の伝送線路型コンポーネントにおいて、前記絶縁材は、広周波数帯域で大きな誘電体損失を示すことを特徴とする伝送線路型コンポーネント。

10. 請求の範囲第9項記載の伝送線路型コンポーネントにおいて、前記絶縁材は、使用周波数に対する伝送損失の特性中にある勾配を示す $\tan \delta$ が1%以上であることを特徴とする伝送線路型コンポーネント。

11. 請求の範囲第1項記載の伝送線路型コンポーネントにおいて、前記同軸状に配備された前記内部導体及び前記外部導体の誘電体による波長圧縮効果を含む等価長は、印加される電磁波の波長の $1/4$ よりも充分長いことを特徴とする伝送線路型コンポーネント。

12. 請求の範囲第1項記載の伝送線路型コンポーネントにおいて、前記同軸状に配備された前記内部導体及び前記外部導体の電気抵抗値は、半導体スイッチング回路に供給する直流電源電流を十分に流し得る $100\text{m}\Omega$ 以下であることを特徴とする伝送線路型コンポーネント。

13. 請求の範囲第1項記載の伝送線路型コンポーネントにおいて、半導体スイッチング回路の直流電源分配回路に結合される高周波減結合器として使用された

ことを特徴とする伝送線路型コンポーネント。

14. 請求の範囲第1項記載の伝送線路型コンポーネントにおいて、プリント回路基板の電源供給線に直列に挿入されることを特徴とする伝送線路型コンポーネント。

图 1

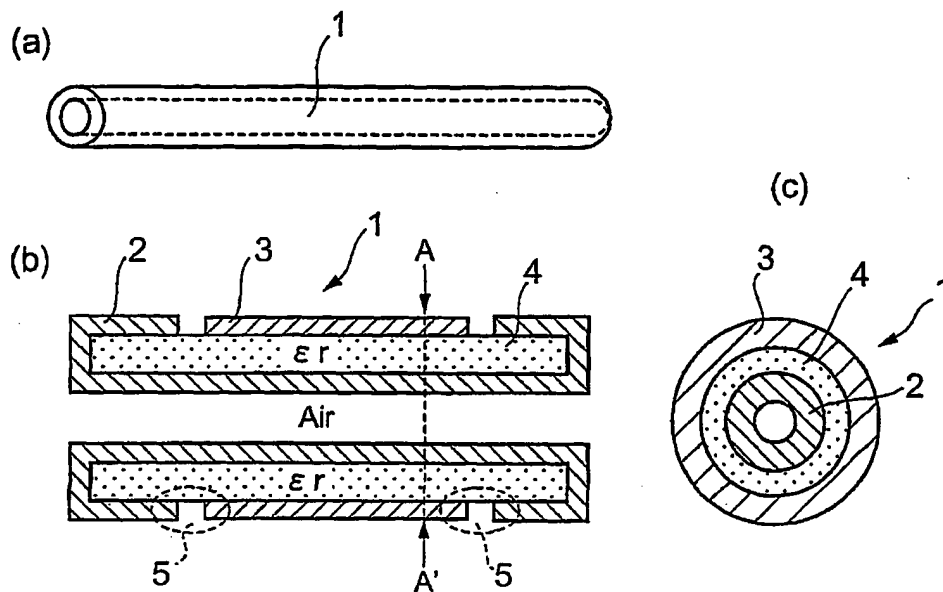
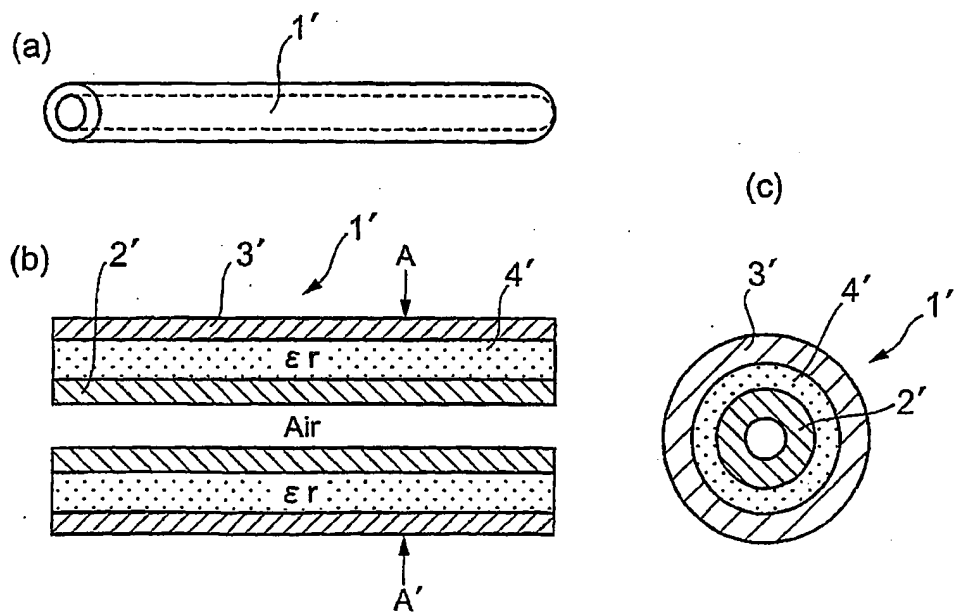


图 2





2/7

図 3

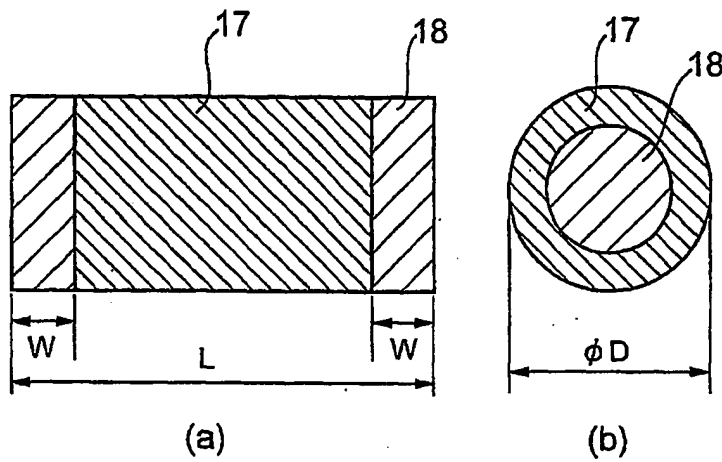
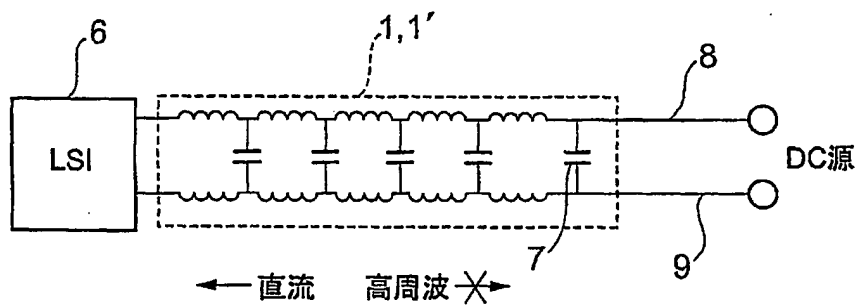


図 4



3/7

図 5

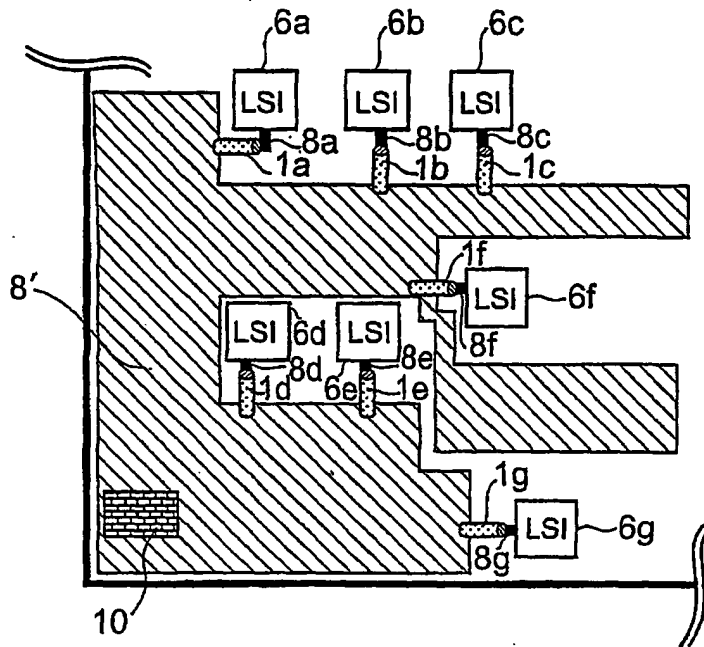


図 6

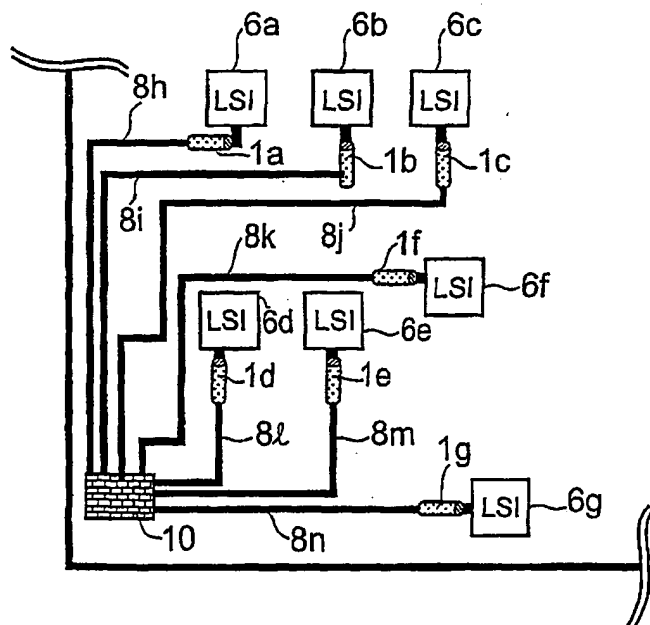


图 7

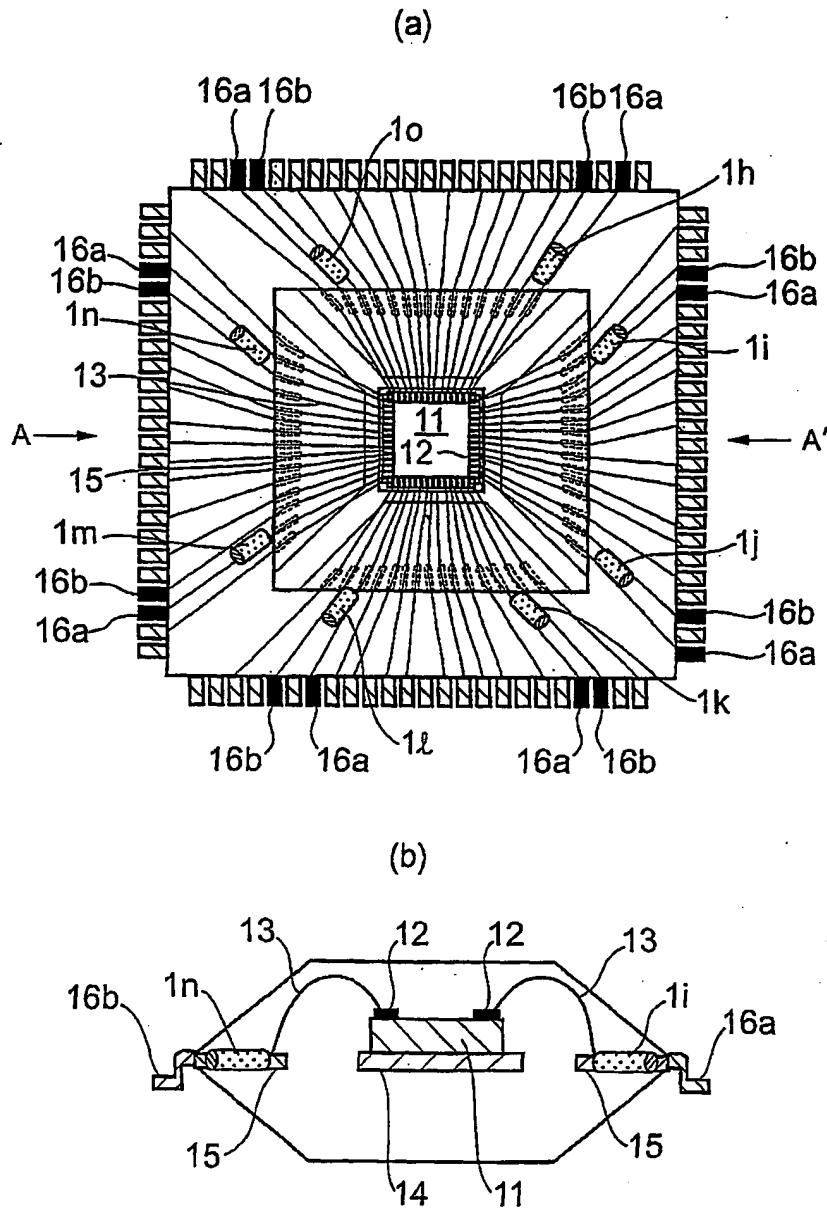


図 8

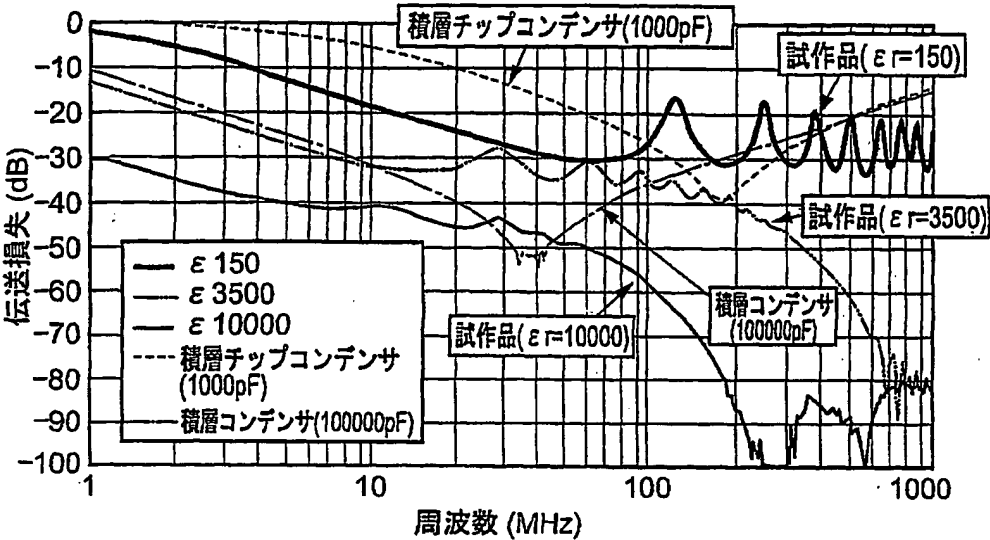


図 9

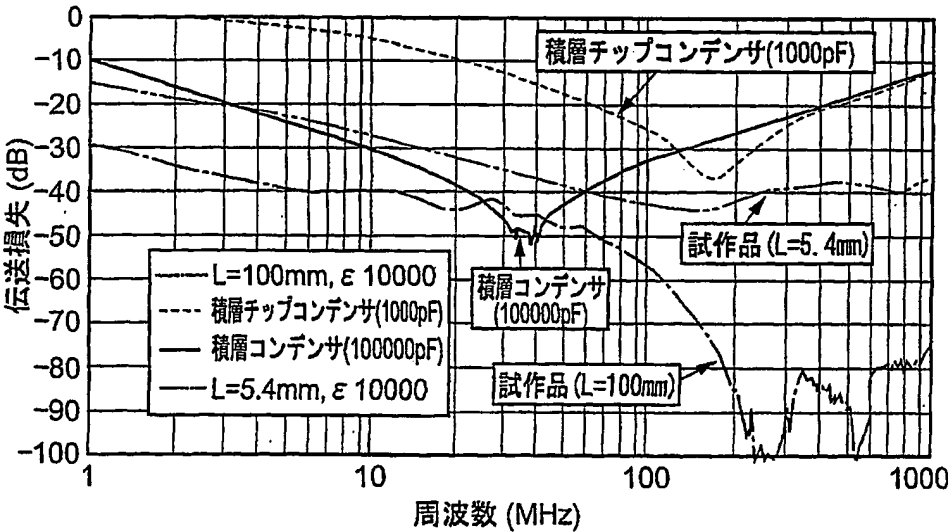


図 10

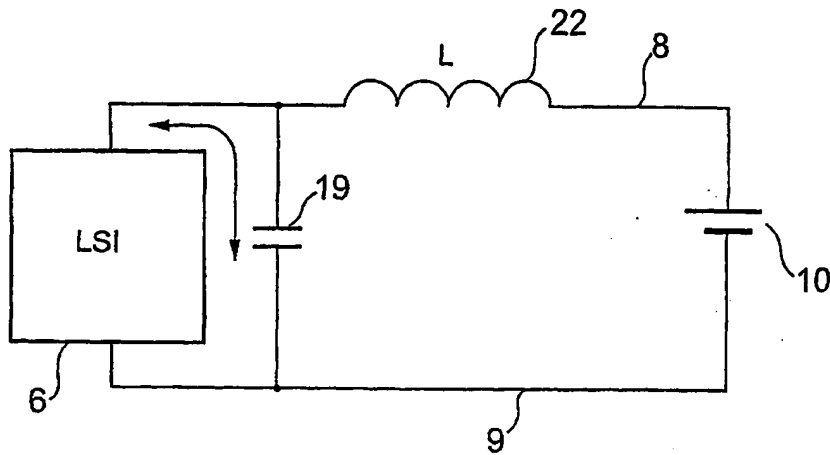


図 11

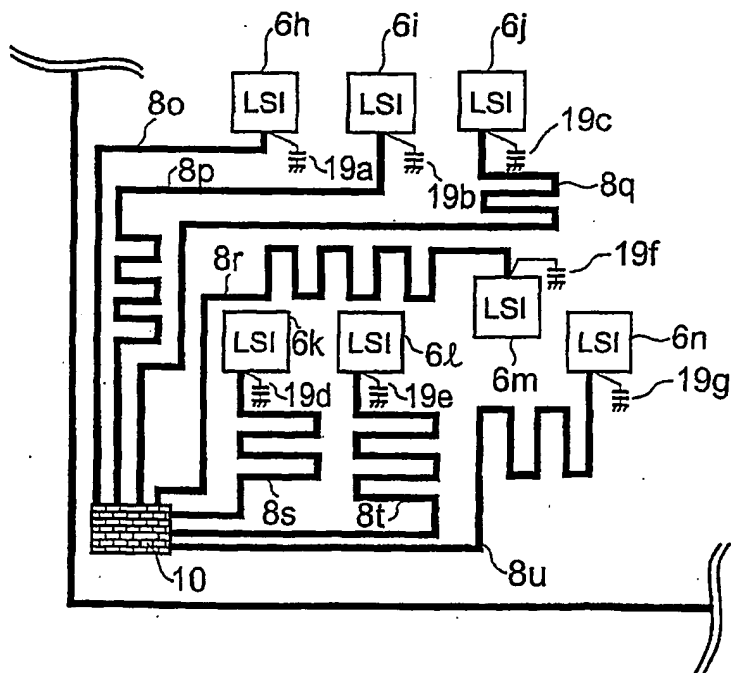
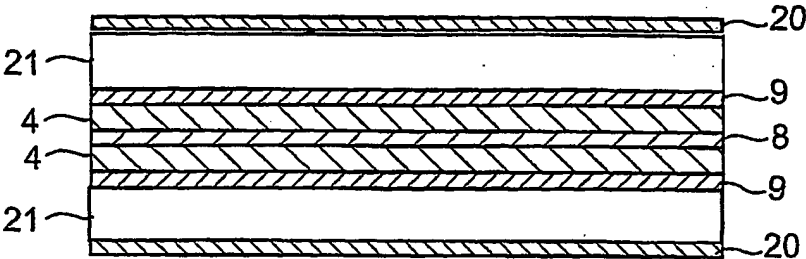


図 1 2



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/04154

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H01P3/06, H01P1/202, H05K9/00, H01G4/35

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01P3/06, H01P1/202, H05K9/00, H01G4/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2002
Kokai Jitsuyo Shinan Koho	1971-2002	Jitsuyo Shinan Toroku Koho	1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JICST FILE(JOIS)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Hirokazu TOYO, et al., "Digital Kairo no Kosokuka ni Taiousuru Decoupling Gijutsu", The Institute of Electrical Engineers of Japan, Magunetics Kenkyukai Shiryo, 2000, Vol.MAG-00, No.167-177, page 13-18	1, 6, 7, 12-14
Y	JP 2000-100657 A (NEC Corp.), 07 April, 2000 (07.04.00), Column 3, line 33 to column 4, line 4 (Family: none)	1, 6, 7, 12-14
P	JP 2001-274314 A (Kabushiki Kaisha Kankyo Denji Gijutsu Kenkyusho, et al.), 05 October, 2001 (05.10.01), Full text; all drawings (Family: none)	1-14

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
03 July, 2002 (03.07.02)Date of mailing of the international search report  
16 July, 2002 (16.07.02)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP02/04154

**C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P	JP 2002-43760 A (NEC Corp.), 08 February, 2002 (08.02.02), Full text; all drawings (Family: none)	1-14



A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H01P3/06, H01P1/202, H05K9/00, H01G4/35

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H01P3/06, H01P1/202, H05K9/00, H01G4/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996  
日本国公開実用新案公報 1971-2002  
日本国登録実用新案公報 1994-2002  
日本国実用新案登録公報 1996-2002

国際調査で使用了電子データベース (データベースの名称、調査に使用した用語)  
JICSTファイル (JOIS)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	遠矢弘和、外2名、デジタル回路の高速化に対応するデカップリング技術、電気学会マグネティックス研究会資料、2000, Vol. MAG-00, No. 167-177, Page13-18	1, 6, 7, 12-14
Y	JP 2000-100657 A (日本電気株式会社) 2000.04.07, 第3欄第33行-第4欄第4行 (ファミリーなし)	1, 6, 7, 12-14
P	JP 2001-274314 A (株式会社環境電磁技術研究所、外1名) 2001.10.05 全文, 全図 (ファミリーなし)	1-14

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日  
03.07.02

国際調査報告の発送日  
16.07.02

国際調査機関の名称及びあて先  
日本国特許庁 (ISA/JPO)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
新川 圭二



5T 8623

電話番号 03-3581-1101 内線 6706

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
P	JP 2002-43760 A (日本電気株式会社) 2002.02.08, 全文, 全図 (ファミリーなし)	1-14